

日本国特許庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日      2002年10月28日  
Date of Application:

出願番号      特願2002-313273  
Application Number:

[ST. 10/C] :      [JP2002-313273]

出願人      東芝松下ディスプレイテクノロジー株式会社  
Applicant(s):

2003年 7月22日

特許庁長官  
Commissioner,  
Japan Patent Office

今井康夫



【書類名】 特許願

【整理番号】 13922601

【提出日】 平成14年10月28日

【あて先】 特許庁長官殿

【国際特許分類】 G09G 3/36

【発明の名称】 表示装置

【請求項の数】 8

【発明者】

【住所又は居所】 東京都港区港南4丁目1番8号 東芝松下ディスプレイ  
テクノロジー株式会社内

【氏名】 中 村 卓

【特許出願人】

【識別番号】 302020207

【住所又は居所】 東京都港区港南4丁目1番8号

【氏名又は名称】 東芝松下ディスプレイテクノロジー株式会社

【代理人】

【識別番号】 100075812

【弁理士】

【氏名又は名称】 吉 武 賢 次

【選任した代理人】

【識別番号】 100088889

【弁理士】

【氏名又は名称】 橋 谷 英 俊

【選任した代理人】

【識別番号】 100082991

【弁理士】

【氏名又は名称】 佐 藤 泰 和

## 【選任した代理人】

【識別番号】 100096921

## 【弁理士】

【氏名又は名称】 吉 元 弘

## 【選任した代理人】

【識別番号】 100103263

## 【弁理士】

【氏名又は名称】 川 崎 康

## 【手数料の表示】

【予納台帳番号】 087654

【納付金額】 21,000円

## 【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 表示装置

【特許請求の範囲】

【請求項 1】

第1及び第2方向に列設される信号線及び走査線の各交点付近に形成される表示素子と、

前記表示素子のそれぞれに対応して1つずつ設けられ、それぞれが入射光を受光して受光量に応じた電気信号を出力する光電変換部と、

2以上の前記光電変換部からなる組ごとに設けられ、各組の前記2以上の光電変換部から出力される電気信号に応じた電荷を蓄積する電荷蓄積部と、

各組の前記2以上の光電変換部が受光した受光量に応じた電荷が前記電荷蓄積部に順に蓄積されるように、各組の前記2以上の光電変換部を順に駆動する駆動制御部と、を備えることを特徴とする表示装置。

【請求項 2】

前記表示素子は、同一画素内の3色の副画素それぞれに対応して1つずつ設けられ、

前記光電変換部は、同一画素内の3つの前記表示素子それぞれに対応して1つずつ設けられ、

前記電荷蓄積部は、同一画素内の3つの前記光電変換部に対して1つずつ設けられることを特徴とする請求項1に記載の表示装置。

【請求項 3】

前記駆動制御部が1フレーム分の第1色用の前記表示素子すべてを順に駆動している間に、前記電荷蓄積部は対応する前記光電変換部での受光量に応じた電荷を蓄積し、その後、前記駆動制御部が1フレーム分の第2色用の前記表示素子すべてを順に駆動している間に、前記電荷蓄積部は対応する前記光電変換部での受光量に応じた電荷を蓄積し、その後、前記駆動制御部が1フレーム分の第3色用の前記表示素子すべてを順に駆動している間に、前記電荷蓄積部は対応する前記光電変換部での受光量に応じた電荷を蓄積することを特徴とする請求項2に記載の表示装置。

**【請求項4】**

前記電荷蓄積部は、前記第1方向に隣接配置される複数画素に対応する複数の前記光電変換部に対して1つずつ設けられることを特徴とする請求項1に記載の表示装置。

**【請求項5】**

前記光電変換部は、前記第1方向に隣接配置される2つの画素に対応する複数の前記光電変換部に対して1つずつ設けられ、

前記駆動制御部が前記第1方向の奇数番目及び偶数番目のいずれか一方に配置された1フレーム分の前記表示素子すべてを順に駆動している間に、前記電荷蓄積部は対応する前記光電変換部での受光量に応じた電荷を蓄積し、その後、前記駆動制御部が前記第1方向の奇数番目及び偶数番目の他方に配置された1フレーム分の前記表示素子すべてを順に駆動している間に、前記電荷蓄積部は対応する前記光電変換部での受光量に応じた電荷を蓄積することを特徴とする請求項4に記載の表示装置。

**【請求項6】**

前記電荷蓄積部は、前記第2方向に隣接配置される複数画素に対応する複数の前記光電変換部に対して1つずつ設けられることを特徴とする請求項1に記載の表示装置。

**【請求項7】**

前記光電変換部は、前記第2方向に隣接配置される2つの画素に対応する複数の前記光電変換部に対して1つずつ設けられ、

前記駆動制御部が前記第2方向の奇数番目及び偶数番目のいずれか一方に配置された1フレーム分の前記表示素子すべてを順に駆動している間に、前記電荷蓄積部は対応する前記光電変換部での受光量に応じた電荷を蓄積し、その後、前記駆動制御部が前記第2方向の奇数番目及び偶数番目の他方に配置された1フレーム分の前記表示素子すべてを順に駆動している間に、前記電荷蓄積部は対応する前記光電変換部での受光量に応じた電荷を蓄積することを特徴とする請求項6に記載の表示装置。

**【請求項8】**

請求項 1～7 のいずれか記載の表示装置において、電荷蓄積部は、リフレッシュ回路が備えられていることを特徴とする請求項 1～7 記載の表示装置。

#### 【発明の詳細な説明】

##### 【0001】

###### 【発明の属する技術分野】

本発明は、画像取込み機能を備えた表示装置に関する。

##### 【0002】

###### 【従来の技術】

液晶表示装置は、信号線、走査線及び画素 TFT が列設されたアレイ基板と、信号線及び走査線を駆動する駆動回路とを備えている。最近の集積回路技術の進歩発展により、駆動回路の一部をアレイ基板上に形成するプロセス技術が実用化され、液晶表示装置全体を軽薄短小化できるようになった。これにより、液晶表示装置は現在、携帯電話やノート型コンピュータなどの各種の携帯機器の表示装置として幅広く利用されている。

##### 【0003】

ところで、アレイ基板上に、画像取込みを行う密着型エリアセンサを配置した画像取込み機能付きの表示装置が提案されている（例えば、特許文献 1、2 を参照）。

##### 【0004】

この種の画像取込み機能を備えた従来の表示装置は、センサに接続されたキャパシタの電荷量をセンサでの受光量に応じて変化させるようにし、キャパシタの両端電圧を検出することで、画像取込みを行っている。

##### 【0005】

###### 【特許文献 1】

特開 2001-292276 号公報

###### 【特許文献 2】

特開 2001-339640 号公報

##### 【0006】

###### 【発明が解決しようとする課題】

この種の画像取込み機能を利用して指紋認証を行う場合、500dpi程度の解像度が要求されるが、表示装置に画像取込み機能を内蔵させると、200dpi程度の解像度が限界とされている。

#### 【0007】

また、表示装置は、配線負荷が大きいため、画素内に光電変換素子のみならず、光電変換素子の出力を増幅するバッファ回路を設ける必要があり、解像度向上の阻害要因になるとともに、開口率も低下してしまう。

#### 【0008】

さらに、画像取込みセンサを画素内に配置しなければならないため、画素の構造が複雑化し、製造歩留まりが低下する要因にもなる。

#### 【0009】

本発明は、このような点に鑑みてなされたものであり、その目的は、開口率と製造歩留まりの低下を防止できる表示装置を提供することにある。

#### 【0010】

##### 【課題を解決するための手段】

上述した課題を解決するために、本発明は、第1及び第2方向に列設される信号線及び走査線の各交点付近に形成される表示素子と、前記表示素子のそれぞれに対応して1つずつ設けられ、それが入射光を受光して受光量に応じた電気信号を出力する光電変換部と、2以上の前記光電変換部からなる組ごとに設けられ、各組の前記2以上の光電変換部から出力される電気信号に応じた電荷を蓄積する電荷蓄積部と、各組の前記2以上の光電変換部が受光した受光量に応じた電荷が前記電荷蓄積部に順に蓄積されるように、各組の前記2以上の光電変換部を順に駆動する駆動制御部と、を備える。

#### 【0011】

##### 【発明の実施の形態】

以下、本発明に係る表示装置について、図面を参照しながら具体的に説明する。

#### 【0012】

##### (第1の実施形態)

図1は本発明に係る表示装置の第1の実施形態の概略構成図であり、画像取込み機能を有することを特徴としている。図1の表示装置は、ガラス基板1と半導体基板2とで構成されている。

#### 【0013】

ガラス基板1上には、信号線及び走査線が列設される画素アレイ部3と、信号線を駆動する信号線駆動回路4と、走査線を駆動する走査線駆動回路5と、画像を取り込んで出力する出力信号処理部6（検出回路、出力回路を有する）とが設けられている。ガラス基板1上の各回路は、例えばポリシリコンTFTにより形成されている。

#### 【0014】

信号線駆動回路4は、デジタル画素データを表示素子の駆動に適したアナログ電圧に変換するD/A変換回路を含む。D/A変換回路は公知のものを用いる。

#### 【0015】

半導体基板2上には、表示制御及び画像取込制御を行うロジックIC7が実装されている。ガラス基板1と半導体基板2とは、例えばFPCを介して各種信号の送受を行う。

#### 【0016】

図2は画素アレイ部3の一部を詳細に示したブロック図である。図2の点線で囲んだ各部分がそれぞれ1画素であり、各画素ともRGBの3色からなる3つの副画素で構成されている。

#### 【0017】

3つの副画素のそれぞれは、縦横に列設される信号線及び走査線の各交点付近に形成される画素TFT11と、画素TFT11の一端に接続される液晶容量C1及び補助容量C2と、画像取込み用のセンサ12とを有する。センサ12は、図2では不図示の電源線及び制御線に接続されている。

#### 【0018】

図3は1画素分の構成を詳細に示した回路図である。1画素には、3つの画素TFT11のそれぞれに対応して、フォトダイオードからなるセンサ12が1つずつ設けられている。各センサ12のアノード端子は電源線L1に接続され、カ

ソード端子は制御線L2に接続されている。以下では、赤、緑及び青用の画素TFT11に対応するセンサ12をそれぞれセンサ12a, 12b, 12cと呼ぶ。

### 【0019】

赤色表示用の画素TFT11に対応するセンサ12aはこの画素TFT11に接続された画素電極に隣接して形成され、緑色表示用の画素TFT11に対応するセンサ12bはこの画素TFT11に接続された画素電極に隣接して形成され、青色表示用の画素TFT11に対応するセンサ12cはこの画素TFT11に接続された画素電極に隣接して形成されている。

### 【0020】

この他、各画素には、電源線L1と制御線L2との間に接続されるキャパシタC3と、キャパシタC3の蓄積電荷に応じた2値データを格納するバッファ13と、バッファ13への書き込み制御を行うトランジスタQ3と、バッファ13及びキャパシタC3を初期化するリセット用トランジスタQ4とが設けられている。これらキャパシタC3、バッファ13及びトランジスタQ3, Q4は、画素内の3つの副画素で共有される。

### 【0021】

バッファ13は、スタティックRAM(SRAM)で構成され、例えば、図4に示すように、直列接続された2つのインバータIV1, IV2と、後段のインバータIV2の出力端子と前段のインバータIV1の入力端子との間に配置されるトランジスタQ5と、後段のインバータIV2の出力端子に接続される出力用トランジスタQ6とを有する。

### 【0022】

信号SPOLBがハイレベルのときに、トランジスタQ5はオンし、2つのインバータIV1, IV2は保持動作を行う。信号OUTiがハイレベルのときに、保持しているデータが検出線に出力される。検出線は信号線とは別に設けても良いし、いずれかの信号線を利用しても良い。図3では、青画素の信号線を利用している。信号線以外に別途検出線を設けなくとも良い。

### 【0023】

本実施形態の表示装置は、通常の表示動作を行うこともできるし、スキャナと同様の画像取込みを行うこともできる。通常の表示動作を行う場合は、トランジスタQ3はオフ状態に設定され、バッファ13には有効なデータは格納されない。逆に、バッファ13に保持されているデータにより、信号線電位および画素電位が影響を受けることは無い。この場合、信号線には、信号線駆動回路4からの信号線電圧が供給され、この信号線電圧に応じた表示が行われる。

#### 【0024】

一方、画像取込みを行う場合は、図5に示すようにアレイ基板21の上面側（成膜面の反対側）に画像取込み対象物（例えば、紙面）22を配置し、バックライト23からの光を対向基板24とアレイ基板21を介して紙面22に照射する。紙面22で反射された光（紙面22の反射率に応じて光量は変化する）はアレイ基板21上のセンサ12a, 12bで受光され、画像取込みが行われる。

#### 【0025】

画像取込みを開始する前に、トランジスタはオン状態に設定され、キャパシタC3に初期電荷が蓄積される。その後に画像取込みが開始され、センサ12の受光量に応じた電荷がキャパシタC3から放電（リーク）し、キャパシタC3の蓄積電荷が変化する。すなわち、キャパシタC3の蓄積電荷の大小（キャパシタC3の電位レベル）により、センサ12の受光量を検出することができる。

#### 【0026】

キャパシタC3の電位は、バッファ13で増幅された後、検出線およびアレイ基板額縁部に一体形成された出力信号処理部6を介して、図1に示すロジックIC7に送られる。このロジックIC7は、本実施形態の表示装置から出力されるデジタル信号を受けて、データの並び替えやデータ中のノイズの除去などの演算処理を行う。

#### 【0027】

本実施形態は、各センサ12とキャパシタC3との接続関係を切り替える切換手段を持たないことが特徴の一つである。そのかわり表示色を変えて画像取込みを行うことにより、任意の色に対応したセンサ12の受光量のみがキャパシタC3で検出されるようにしている。残り2つのセンサは光透過率が殆ど無い画素に

属しているため、リーク電流が生じることが無いため、前期切替え手段を要しない。このような構成は、表示素子と光センサを一体形成していることにより可能となる（一般的なCMOSセンサなどでは、不使用センサを遮光するような手段を設けることができない）。

### 【0028】

例えば、赤色用の画素TFT11に対応するセンサ12aの撮像結果を取り出すためには、赤色用の画素TFT11のみをオン（光透過状態）させて、緑色及び青色用の画素TFT11をオフさせた状態（光不透過状態）、すなわち全画面を赤色表示させた状態で画像取込みを行う。この場合、撮像対象からの反射光は、赤色用の画素TFT11に対応するセンサ12aのみに入力され、緑色及び青色用の画素TFT11に対応するセンサ12b, 12cには入力されない。したがって、緑色及び青色に対応するセンサ12b, 12cでは光リーク電流は発生せず、キャパシタC3の蓄積電荷の増減は、主に赤色に対応するセンサ12aでの光リークに依存して決まることになる。

### 【0029】

キャパシタC3の電位を増幅するバッファ13の出力信号は、信号線を介して、額縁部の出力信号処理部6に供給される。出力信号処理部6は、信号振幅の変換やデータ出力順の変更及びパラレルシリアル変換などを行い、外部CPUなどのロジックIC7に画像取込み結果を出力する。

### 【0030】

図6は第1の実施形態における画像取込みのタイミングを模式的に示す図である。画像取込みは3回に分けて行われる。まず、図6（a）に示すように、1フレーム分の赤色用の画素TFT11すべてをオンさせて（透過状態にして）、全画面を赤色表示させた状態で、キャパシタC3の蓄積電荷に応じた2値データをバッファ13に格納する。この場合、赤色表示用の画素TFT11に対応するセンサ12のみが撮像対象からの反射光を受光し、その受光量がキャパシタC3及びバッファ13を経由してロジックIC7で検出される。

### 【0031】

次に、図6（b）に示すように、1フレーム分の緑色用の画素TFT11すべ

てをオンさせて、全画面を緑色表示させた状態で、キャパシタC3の蓄積電荷に応じた2値データをバッファ13に格納する。この場合、緑色表示用の画素TFT11に対応するセンサ12のみが撮像対象からの反射光を受光し、その受光量がキャパシタC3及びバッファ13を経由してロジックIC7で検出される。

#### 【0032】

次に、図6(c)に示すように、1フレーム分の青色用の画素TFT11すべてをオンさせて、全画面を青色表示させた状態で、キャパシタC3の蓄積電荷に応じた2値データをバッファ13に格納する。この場合、青色表示用の画素TFT11に対応するセンサ12のみが撮像対象からの反射光を受光し、その受光量がキャパシタC3及びバッファ13を経由してロジックIC7で検出される。

#### 【0033】

図7は画像取込みのタイミングの一例を示すタイミング図である。まず、時刻t1～t2では、走査線を順にオンさせて、信号線電位を各画素に書き込む通常の方法により1フレーム分の全画素を赤色表示する。次に、時刻t3～t4では、センサ12のプリチャージを行う。ここでは、バッファ13に初期値を書き込むとともに、キャパシタC3に初期電荷を蓄積する。

#### 【0034】

次に、時刻t4～t5では、センサ12により画像取込みを行う。この期間は、センサ12の受光量に応じて、キャパシタC3の蓄積電荷が変化する。次に、時刻t5では、トランジスタQ3がオンして、バッファ13はキャパシタC3の電位を增幅する。そして、バッファ13内の図4に示すトランジスタQ5がオンし(時刻t5～t6)、バッファ13は出力の保持動作を行う。

#### 【0035】

その後、時刻t7～t8では、各画素のバッファ13の出力を1行ずつ順にアレイ基板の外部に出力する。

#### 【0036】

その後、時刻t9～t10では、1フレーム分の全画素を緑色表示させて、時刻t1～t8と同様の処理を行う。その後、時刻t11～t12では、1フレーム分の全画素を青色表示させて、時刻t1～t8と同様の処理を行う。

**【0037】**

このように、第1の実施形態では、1画素内の複数の副画素それぞれごとにセンサ12を1つずつ設け、表示色を変えながら画像取込みを複数回にわたって行うため、センサ12の出力を切り替える切換手段を設けなくても、各表示色に対応するセンサ12での受光量に応じた電荷を個別にキャパシタC3に蓄積できる。したがって、各センサ12とキャパシタC3との接続を切り替える切換手段が不要となり、アレイ基板の構造を簡略化でき、開口率と製造歩留まりを向上できる。開口率を高くできると、バックライトの輝度を低減できるため消費電力を低減でき、電池を長持ちさせることができる。

**【0038】**

(第2の実施形態)

第2の実施形態は、画面の垂直方向に隣接する複数画素で1つのキャパシタC3を共有するものである。

**【0039】**

図8は本発明に係る表示装置の第2の実施形態における1画素分の構成を詳細に示した回路図である。図8では、図3と共通する構成部分には同一符号を付しておき、以下では相違点を中心に説明する。

**【0040】**

各画素は、3つの副画素を有し、各副画素は画素TFT11とセンサ12を有する。図8の表示装置は、垂直方向に隣接する2画素で、キャパシタC3と、バッファ13と、トランジスタQ3, Q4とを共有している。

**【0041】**

垂直方向に隣接する2画素の全センサ12のカソード端子は同一の制御線L2に接続されている。この制御線L2と各センサ12のアノード端子が接続される電源線L1との間にキャパシタC3が接続されている。

**【0042】**

図9は第2の実施形態における画像取込みのタイミングを模式的に示す図である。画像取込みは6回に分けて行われる。まず、1フレーム分の垂直方向奇数画素の赤色用の画素TFT11すべてをオンさせ、1フレーム分の垂直方向奇数画

素すべてを赤色表示させた状態で、キャパシタC3の蓄積電荷に応じた2値データをバッファ13に格納する。この場合、垂直方向奇数画素の赤色表示用の画素TFT11に対応するセンサ12aのみが撮像対象からの反射光を受光し、その受光量がキャパシタC3及びバッファ13を経由してロジックIC7で検出される。

#### 【0043】

次に、1フレーム分の垂直方向奇数画素すべてを緑色表示させた状態で、キャパシタC3の蓄積電荷に応じた2値データをバッファ13に格納する。この場合、垂直方向奇数画素の緑色表示用の画素TFT11に対応するセンサ12bのみが撮像対象からの反射光を受光し、その受光量がキャパシタC3及びバッファ13を経由してロジックIC7で検出される。

#### 【0044】

次に、1フレーム分の垂直方向奇数画素すべてを青色表示させた状態で、キャパシタC3の蓄積電荷に応じた2値データをバッファ13に格納する。この場合、垂直方向奇数画素の青色表示用の画素TFT11に対応するセンサ12cのみが撮像対象からの反射光を受光し、その受光量がキャパシタC3及びバッファ13を経由してロジックIC7で検出される。

#### 【0045】

次に、1フレーム分の垂直方向偶数画素すべてを赤色表示させた状態で、キャパシタC3の蓄積電荷に応じた2値データをバッファ13に格納する。この場合、垂直方向偶数画素の赤色表示用の画素TFT11に対応するセンサ12aのみが撮像対象からの反射光を受光し、その受光量がキャパシタC3及びバッファ13を経由してロジックIC7で検出される。

#### 【0046】

次に、1フレーム分の垂直方向偶数画素すべてを緑色表示させた状態で、キャパシタC3の蓄積電荷に応じた2値データをバッファ13に格納する。この場合、垂直方向偶数画素の緑色表示用の画素TFT11に対応するセンサ12bのみが撮像対象からの反射光を受光し、その受光量がキャパシタC3及びバッファ13を経由してロジックIC7で検出される。

### 【0047】

次に、1フレーム分の垂直方向偶数画素すべてを青色表示させた状態で、キャパシタC3の蓄積電荷に応じた2値データをバッファ13に格納する。この場合、垂直方向偶数画素の青色表示用の画素TFT11に対応するセンサ12cのみが撮像対象からの反射光を受光し、その受光量がキャパシタC3及びバッファ13を経由してロジックIC7で検出される。

### 【0048】

図10は画像取込みのタイミングの一例を示すタイミング図である。まず、時刻t1～t2では、1フレーム分の垂直方向奇数画素すべてを赤色表示させる。次に、時刻t3～t4では、キャパシタC3とバッファ13を初期化し、時刻t4～t5では、センサ12aの撮像結果をキャパシタC3に蓄積し、時刻t5～t6では、キャパシタC3の蓄積電荷に応じた2値データをバッファ13に格納する。その後、時刻t7～t8では、バッファ13の出力を1行ずつ順に出力する。

### 【0049】

次に、時刻t9～t10では、1フレーム分の垂直方向奇数画素すべてを緑色表示させて、時刻t1～t8と同様の処理を行って、1フレーム分の垂直方向奇数画素の緑色表示用の画素TFT11に対応するセンサ12bの画像取込み結果を出力する。

### 【0050】

次に、時刻t11～t12では、1フレーム分の垂直方向奇数画素すべてを青色表示させて、時刻t1～t8と同様の処理を行って、1フレーム分の垂直方向奇数画素の青色表示用の画素TFT11に対応するセンサ12の画像取込み結果を出力する。

### 【0051】

次に、時刻t13～t14では、1フレーム分の垂直方向偶数画素すべてを赤色表示させて、時刻t1～t8と同様の処理を行って、1フレーム分の垂直方向偶数画素の赤色表示用の画素TFT11に対応するセンサ12の画像取込み結果を出力する。

**【0052】**

次に、時刻  $t_{15} \sim t_{16}$  では、1フレーム分の垂直方向偶数画素すべてを緑色表示させて、時刻  $t_1 \sim t_8$  と同様の処理を行って、1フレーム分の垂直方向偶数画素の緑色表示用の画素 T F T 1 1 に対応するセンサ 1 2 の画像取込み結果を出力する。

**【0053】**

次に、時刻  $t_{17} \sim t_{18}$  では、1フレーム分の垂直方向偶数画素すべてを青色表示させて、時刻  $t_1 \sim t_8$  と同様の処理を行って、1フレーム分の垂直方向偶数画素の青色表示用の画素 T F T 1 1 に対応するセンサ 1 2 の画像取込み結果を出力する。

**【0054】**

このように、第2の実施形態では、画面の垂直方向に隣接する複数画素でキャパシタ C 3 とバッファ 1 3 を共有するため、第1の実施形態よりもさらに画素の構造を簡略化でき、開口率と製造歩留まりのさらなる向上が図れる。

**【0055】**

なお、図 10 では、画面の垂直方向に隣接する2画素でキャパシタ C 3 とバッファ 1 3 を共有する例を説明したが、垂直方向に隣接する 3 画素以上でキャパシタ C 3 とバッファ 1 3 を共有してもよい。

**【0056】**

(第3の実施形態)

第3の実施形態は、画面の水平方向に隣接する複数画素で1つのキャパシタ C 3 を共有するものである。

**【0057】**

図 11 は本発明に係る表示装置の第3の実施形態における1画素分の構成を詳細に示した回路図である。図 11 では、図 3 と共通する構成部分には同一符号を付しており、以下では相違点を中心に説明する。

**【0058】**

各画素は、3つの副画素を有し、各副画素は画素 T F T 1 1 とセンサ 1 2 を有する。図 11 の表示装置は、水平方向に隣接する2画素で、キャパシタ C 3 と、

バッファ13と、トランジスタQ3, Q4とを共有している。

#### 【0059】

水平方向に隣接する2画素の全センサ12のアノード端子は同一の電源線L1に接続され、カソード端子も同一の制御線L2に接続されている。これら電源線L1と制御線L2の間にキャパシタC3が接続されている。

#### 【0060】

図12は第3の実施形態における画像取込みのタイミングを模式的に示す図である。画像取込みは6回に分けて行われる。まず、図12 (a) に示すように、1フレーム分の水平方向奇数画素の赤色用の画素TFT11すべてをオンさせ、1フレーム分の水平方向奇数画素すべてを赤色表示させた状態で、キャパシタC3の蓄積電荷に応じた2値データをバッファ13に格納する。この場合、水平方向奇数画素の赤色表示用の画素TFT11に対応するセンサ12のみが撮像対象からの反射光を受光し、その受光量がキャパシタC3及びバッファ13を経由してロジックIC7で検出される。

#### 【0061】

次に、図12 (b) に示すように、1フレーム分の水平方向奇数画素すべてを緑色表示させた状態で、キャパシタC3の蓄積電荷に応じた2値データをバッファ13に格納する。この場合、水平方向奇数画素の緑色表示用の画素TFT11に対応するセンサ12のみが撮像対象からの反射光を受光し、その受光量がキャパシタC3及びバッファ13を経由してロジックIC7で検出される。

#### 【0062】

次に、図12 (c) に示すように、1フレーム分の水平方向奇数画素すべてを青色表示させた状態で、キャパシタC3の蓄積電荷に応じた2値データをバッファ13に格納する。この場合、水平方向奇数画素の青色表示用の画素TFT11に対応するセンサ12のみが撮像対象からの反射光を受光し、その受光量がキャパシタC3及びバッファ13を経由してロジックIC7で検出される。

#### 【0063】

次に、図12 (d) に示すように、1フレーム分の水平方向偶数画素すべてを赤色表示させた状態で、キャパシタC3の蓄積電荷に応じた2値データをバッフ

ア13に格納する。この場合、水平方向偶数画素の赤色表示用の画素TFT11に対応するセンサ12のみが撮像対象からの反射光を受光し、その受光量がキャパシタC3及びバッファ13を経由してロジックIC7で検出される。

#### 【0064】

次に、図12（e）に示すように、1フレーム分の水平方向偶数画素すべてを緑色表示させた状態で、キャパシタC3の蓄積電荷に応じた2値データをバッファ13に格納する。この場合、水平方向偶数画素の緑色表示用の画素TFT11に対応するセンサ12のみが撮像対象からの反射光を受光し、その受光量がキャパシタC3及びバッファ13を経由してロジックIC7で検出される。

#### 【0065】

次に、図12（f）に示すように、1フレーム分の水平方向偶数画素すべてを青色表示させた状態で、キャパシタC3の蓄積電荷に応じた2値データをバッファ13に格納する。この場合、水平方向偶数画素の青色表示用の画素TFT11に対応するセンサ12のみが撮像対象からの反射光を受光し、その受光量がキャパシタC3及びバッファ13を経由してロジックIC7で検出される。

#### 【0066】

図13は画像取込みのタイミングの一例を示すタイミング図である。まず、時刻t1～t2では、1フレーム分の水平方向奇数画素すべてを赤色表示させる。次に、時刻t3～t4では、キャパシタC3とバッファ13を初期化し、時刻t4～t5では、センサ12aにより撮像を行い、時刻t5～t6では、キャパシタC3の蓄積電荷に応じた2値データをバッファ13に格納する。その後、時刻t7～t8では、バッファ13の出力を1行ずつ順に出力する。

#### 【0067】

次に、時刻t9～t10では、1フレーム分の水平方向奇数画素すべてを緑色表示させて、時刻t1～t8と同様の処理を行って、1フレーム分の水平方向奇数画素の緑色表示用の画素TFT11に対応するセンサ12の画像取込み結果を出力する。

#### 【0068】

次に、時刻t11～t12では、1フレーム分の水平方向奇数画素すべてを青

色表示させて、時刻  $t_1 \sim t_8$  と同様の処理を行って、1 フレーム分の水平方向奇数画素の青色表示用の画素 T F T 1 1 に対応するセンサ 1 2 の画像取込み結果を出力する。

#### 【0069】

次に、時刻  $t_{13} \sim t_{14}$  では、1 フレーム分の水平方向偶数画素すべてを赤色表示させて、時刻  $t_1 \sim t_8$  と同様の処理を行って、1 フレーム分の水平方向偶数画素の赤色表示用の画素 T F T 1 1 に対応するセンサ 1 2 の画像取込み結果を出力する。

#### 【0070】

次に、時刻  $t_{15} \sim t_{16}$  では、1 フレーム分の水平方向偶数画素すべてを緑色表示させて、時刻  $t_1 \sim t_8$  と同様の処理を行って、1 フレーム分の水平方向偶数画素の緑色表示用の画素 T F T 1 1 に対応するセンサ 1 2 の画像取込み結果を出力する。

#### 【0071】

次に、時刻  $t_{17} \sim t_{18}$  では、1 フレーム分の水平方向偶数画素すべてを青色表示させて、時刻  $t_1 \sim t_8$  と同様の処理を行って、1 フレーム分の水平方向偶数画素の青色表示用の画素 T F T 1 1 に対応するセンサ 1 2 の画像取込み結果を出力する。

#### 【0072】

このように、第 3 の実施形態では、画面の水平方向に隣接する複数画素でキャパシタ C 3 とバッファ 1 3 を共有するため、第 1 の実施形態よりもさらに画素の構造を簡略化でき、開口率と製造歩留まりのさらなる向上が図れる。

#### 【0073】

なお、図 13 では、画面の水平方向に隣接する 2 画素でキャパシタ C 3 とバッファ 1 3 を共有する例を説明したが、水平方向に隣接する 3 画素以上でキャパシタ C 3 とバッファ 1 3 を共有してもよい。

#### 【0074】

##### 【発明の効果】

以上詳細に説明したように、本発明によれば、複数の光電変換部が同一の電荷

蓄積部を共有するため、画素の構成を簡略化でき、開口率と製造歩留まりの向上が図れる。

【図面の簡単な説明】

【図 1】

本発明に係る表示装置の第 1 の実施形態の概略構成図。

【図 2】

画素アレイ部 3 の一部を詳細に示したブロック図。

【図 3】

1 画素分の構成を詳細に示した回路図。

【図 4】

SRAM の詳細構成を示す回路図。

【図 5】

画像取込み方法を説明する図。

【図 6】

第 1 の実施形態における画像取込みのタイミングを模式的に示す図。

【図 7】

画像取込みのタイミングの一例を示すタイミング図。

【図 8】

本発明に係る表示装置の第 2 の実施形態における 1 画素分の構成を詳細に示した回路図。

【図 9】

第 2 の実施形態における画像取込みのタイミングを模式的に示す図。

【図 10】

画像取込みのタイミングの一例を示すタイミング図。

【図 11】

本発明に係る表示装置の第 3 の実施形態における 1 画素分の構成を詳細に示した回路図。

【図 12】

第 3 の実施形態における画像取込みのタイミングを模式的に示す図。

## 【図13】

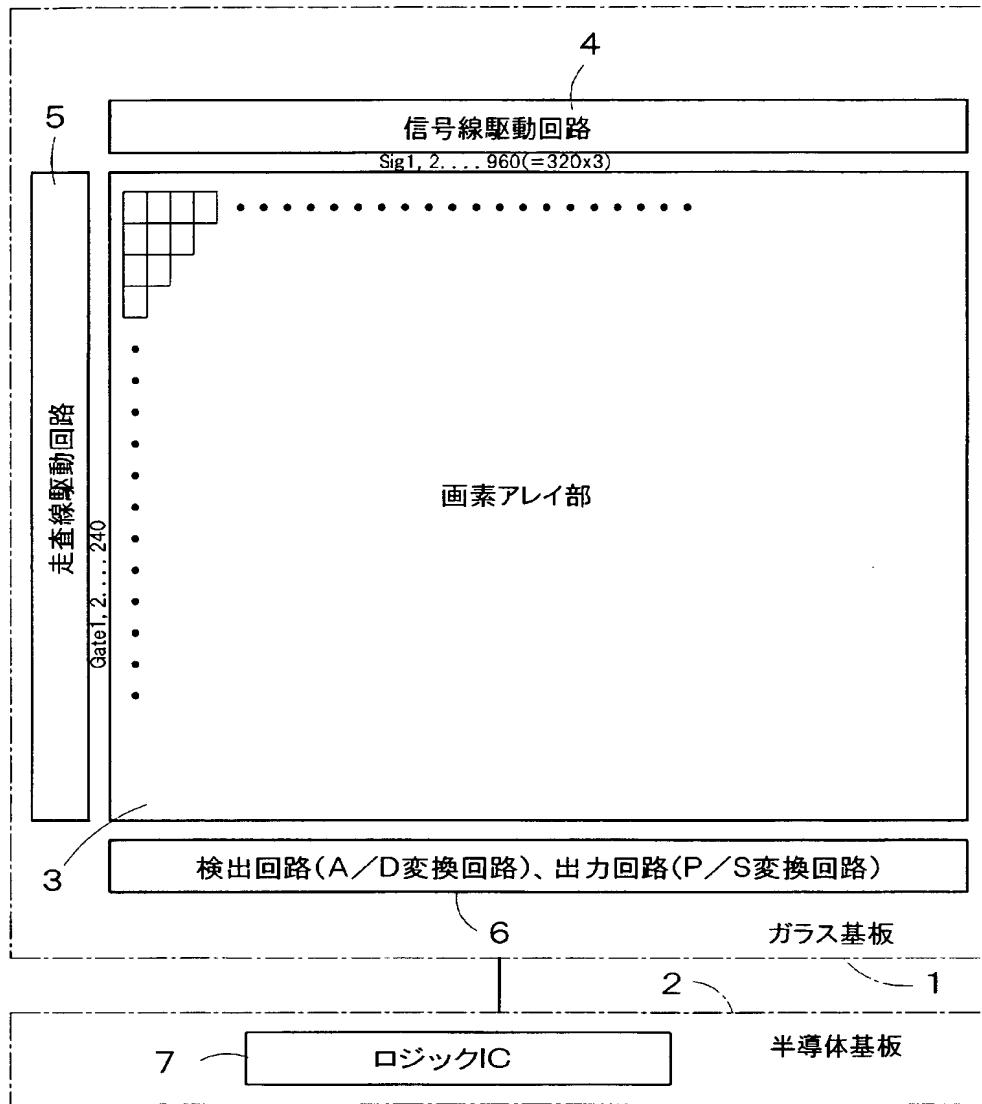
画像取込みのタイミングの一例を示すタイミング図。

## 【符号の説明】

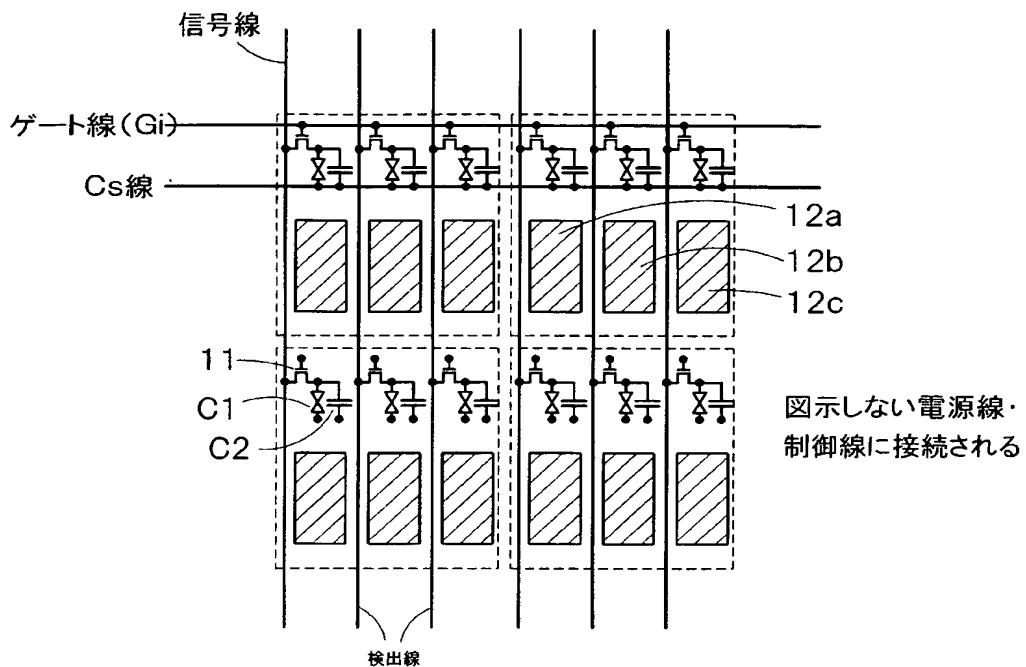
- 1 ガラス基板
- 2 半導体基板
- 3 画素アレイ部
- 4 信号線駆動回路
- 5 走査線駆動回路
- 6 出力信号処理部
- 7 ロジック I C
- 11 画素 TFT
- 12, 12a, 12b, 12c センサ
- 13 バッファ

【書類名】 図面

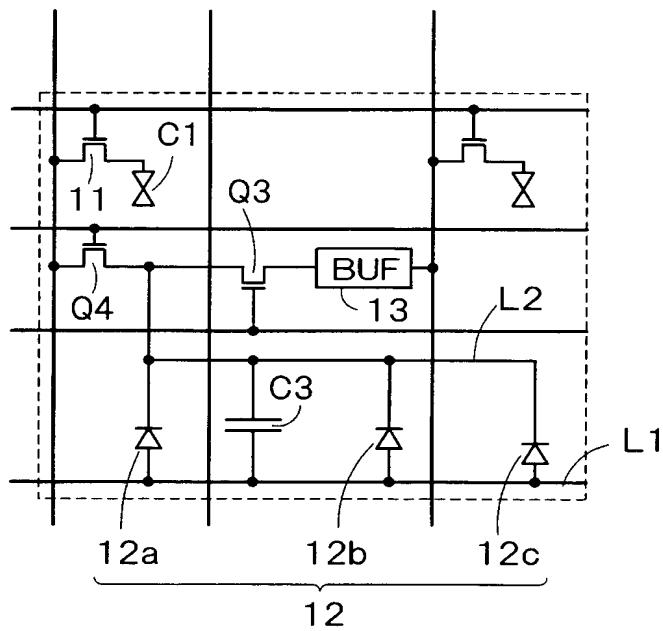
【図1】



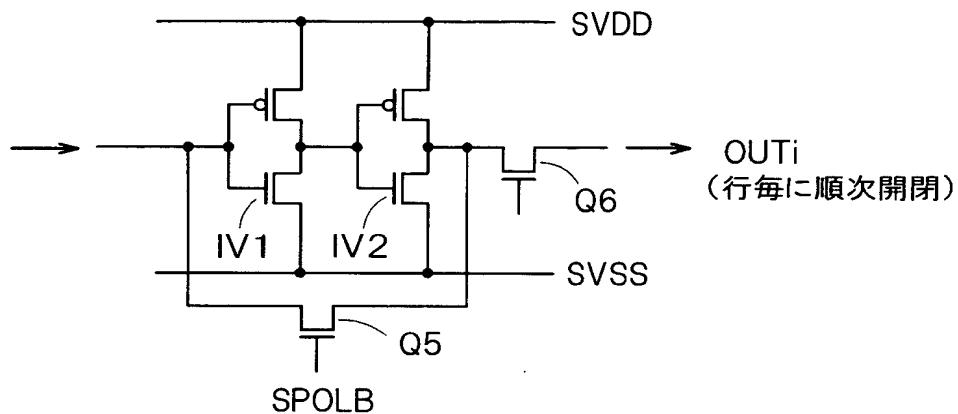
【図2】



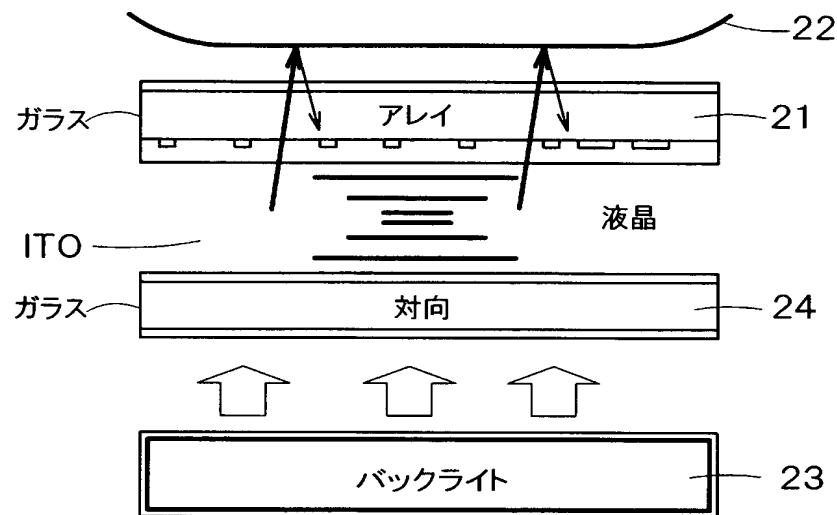
【図3】



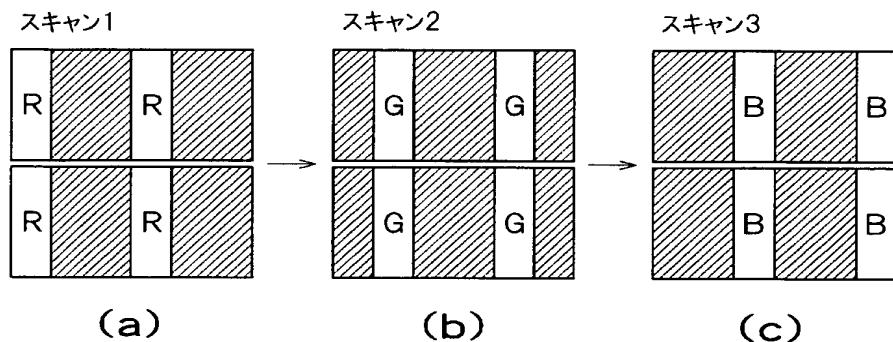
【図 4】



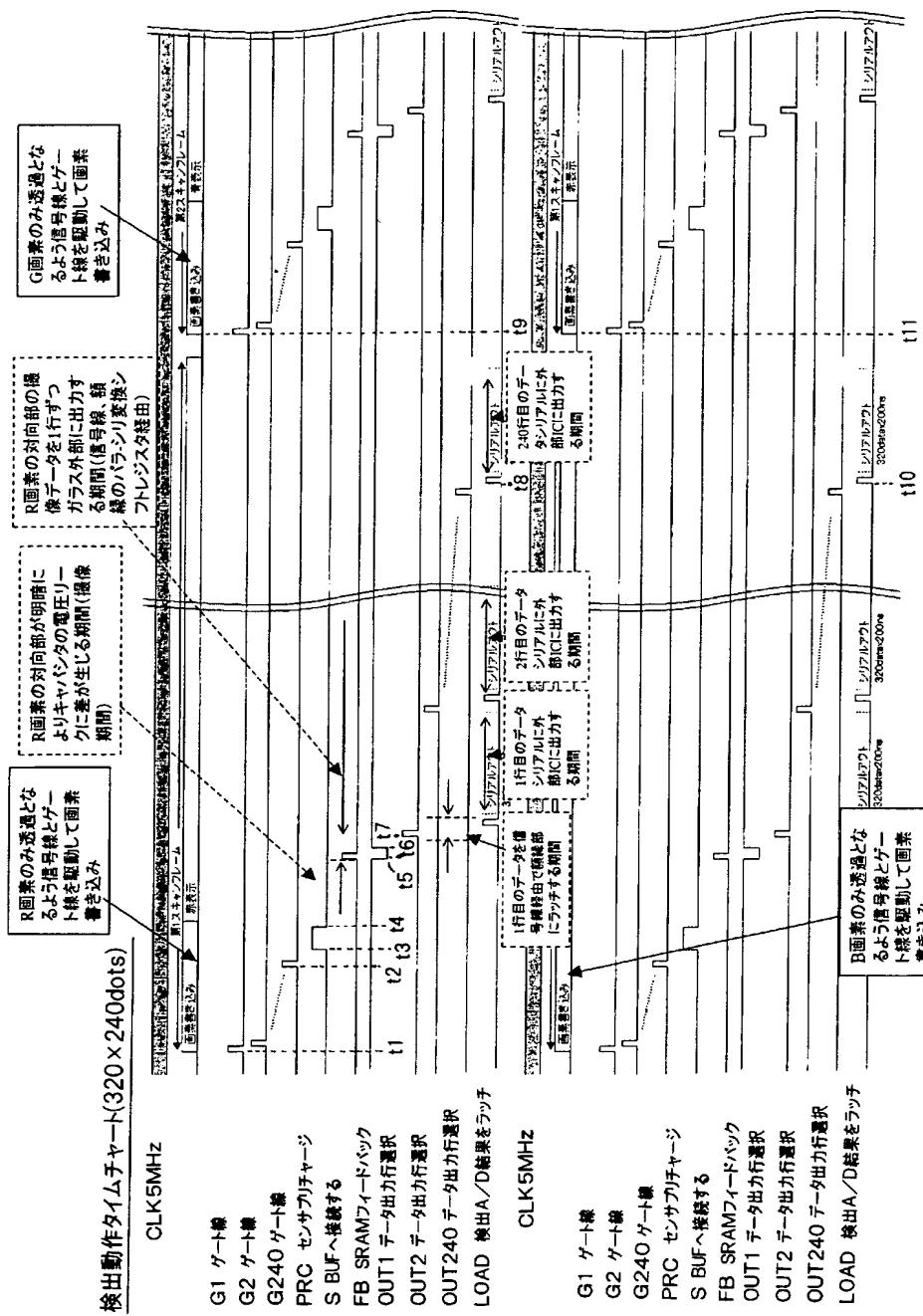
【図 5】



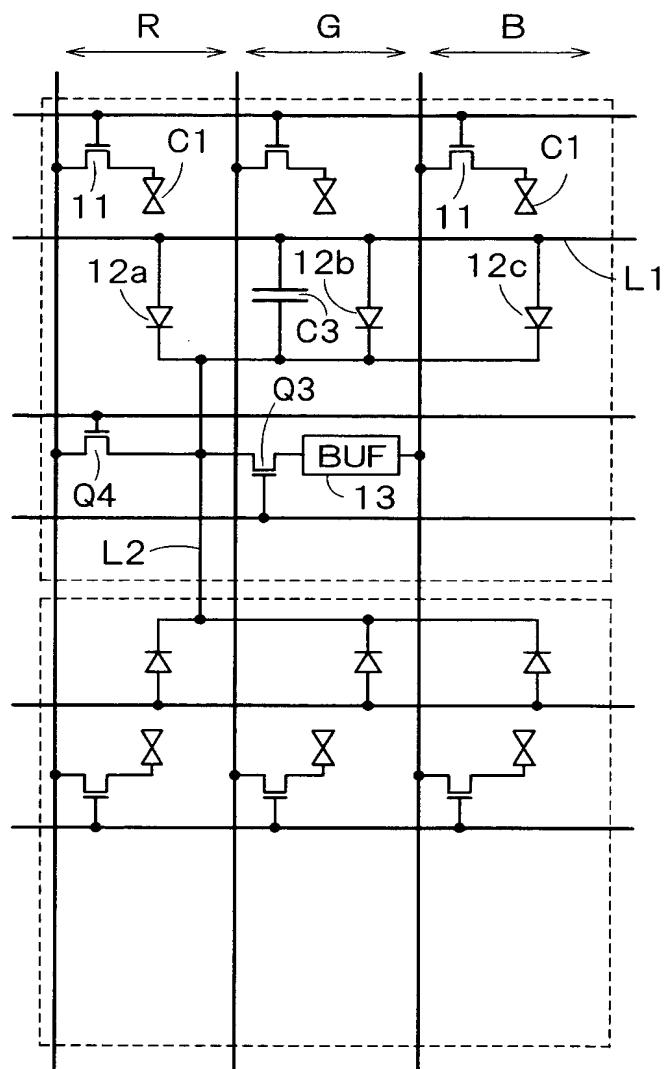
【図 6】



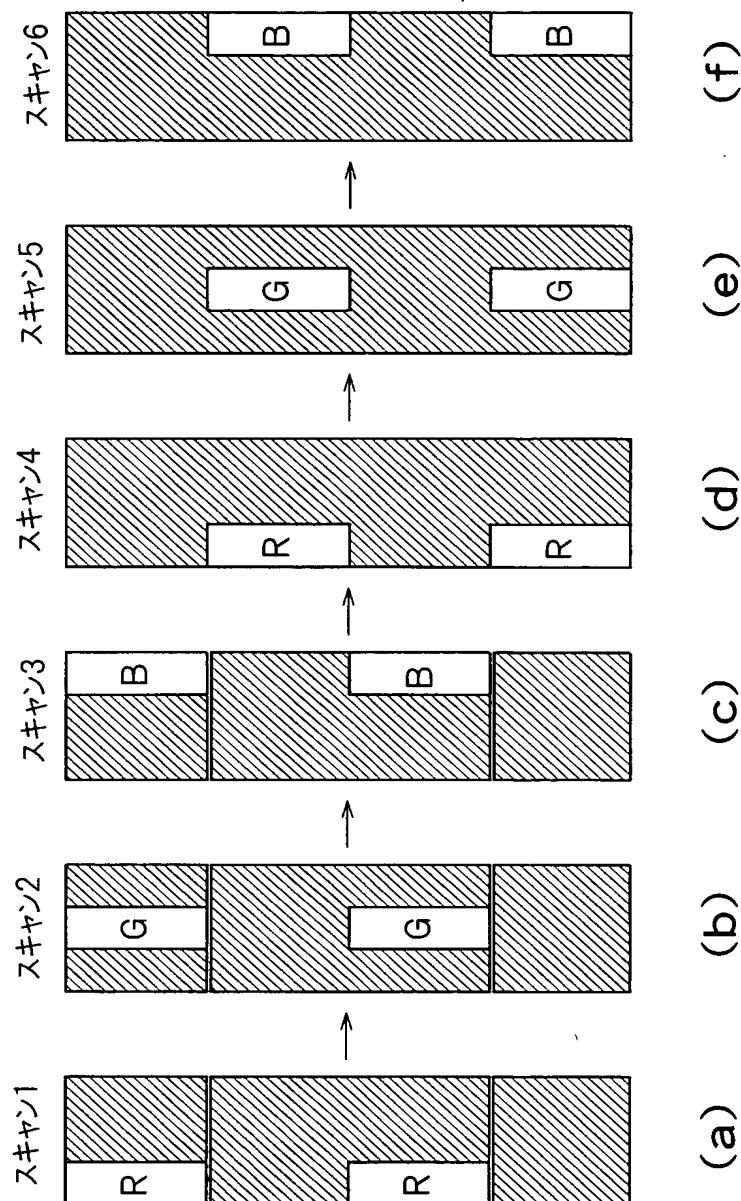
【図7】



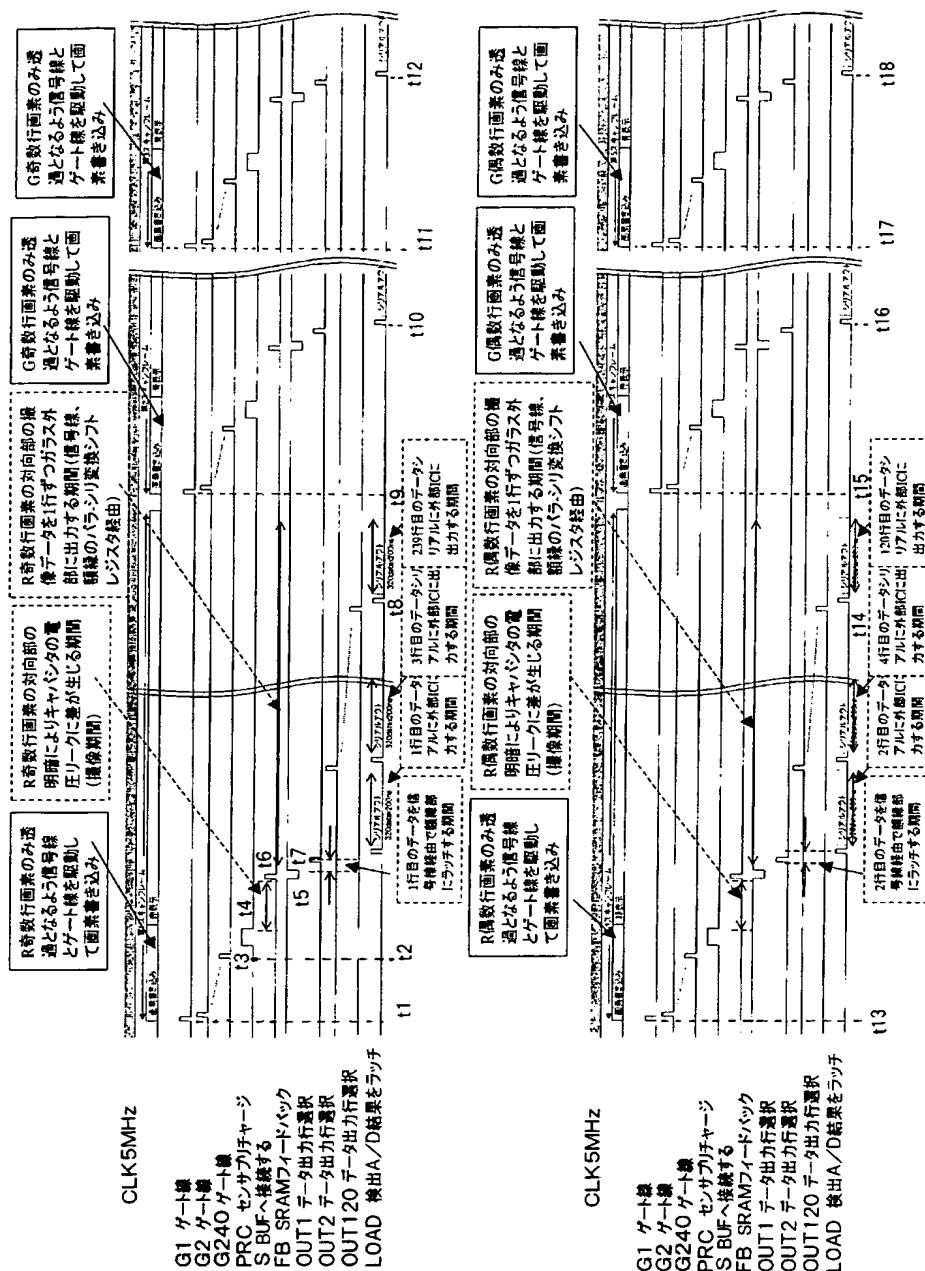
【図8】



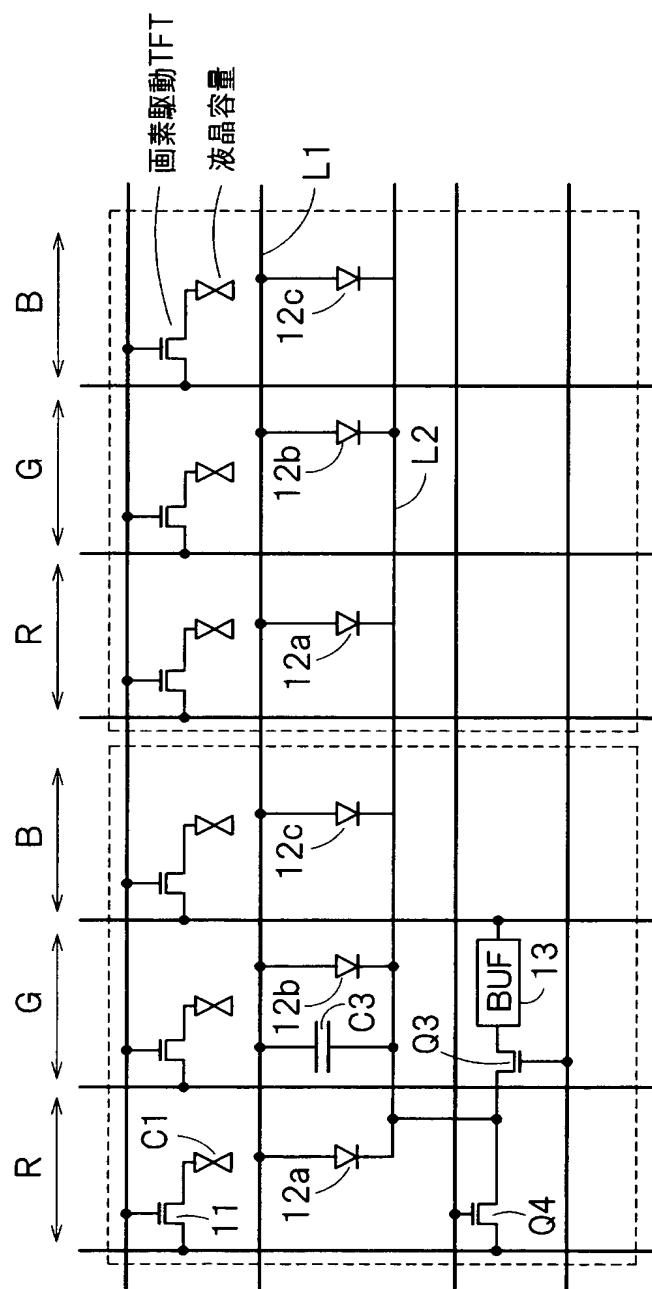
【図9】



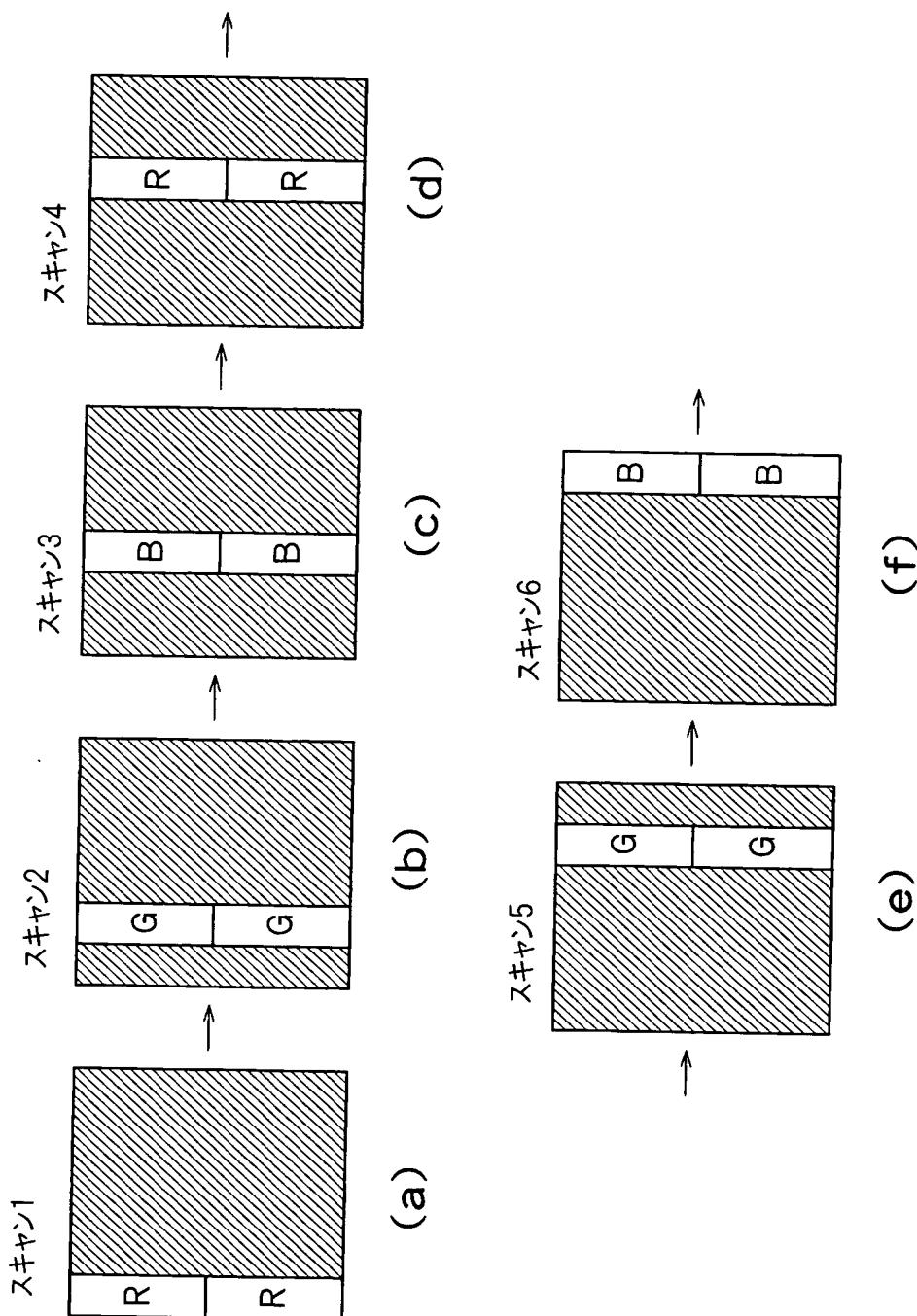
【四 1 0】



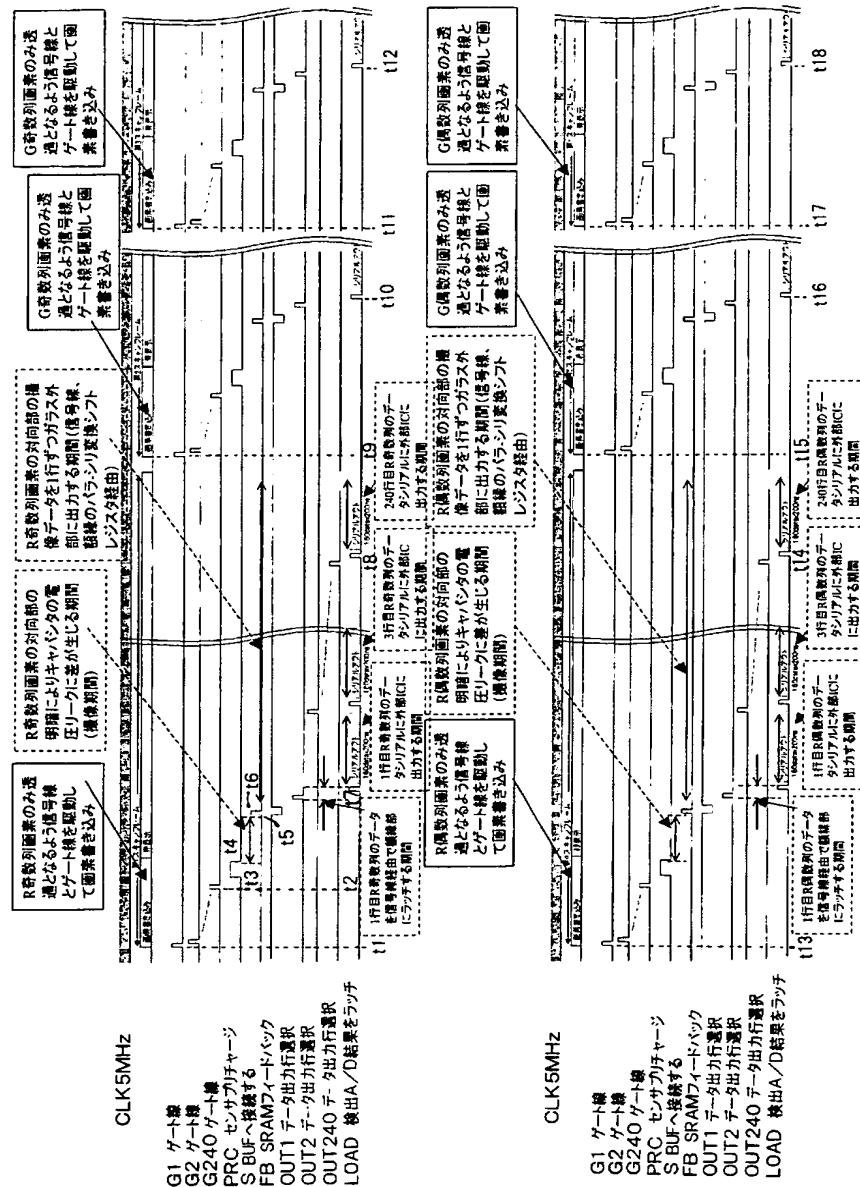
【図11】



【図12】



### 【図13】



【書類名】 要約書

【要約】

【課題】 開口率と製造歩留まりの低下を防止できる表示装置を提供する。

【解決手段】 本発明に係る表示装置は、ガラス基板1と半導体基板2とで構成されている。ガラス基板1上には、信号線及び走査線が列設される画素アレイ部3と、信号線を駆動する信号線駆動回路4と、走査線を駆動する走査線駆動回路5と、画像を取り込んで出力する出力信号処理部6とが設けられている。画素アレイ部3の各画素は、電源線L1と制御線L2との間に接続されるキャパシタC3と、キャパシタC3の蓄積電荷に応じた2値データを格納するバッファ13と、バッファ13への書き込み制御を行うトランジスタQ3と、バッファ13及びキャパシタC3を初期化するリセット用トランジスタQ4とを有する。これらキャパシタC3、バッファ13及びトランジスタQ3、Q4は、画素内の3つの副画素で共有される。

【選択図】 図1

特願 2002-313273

出願人履歴情報

識別番号 [302020207]

1. 変更年月日 2002年 4月 5日

[変更理由] 新規登録

住 所 東京都港区港南4-1-8

氏 名 東芝松下ディスプレイテクノロジー株式会社